

(12)特許協力条約に基づいて公開された国際出願

(19)世界知的所有権機関
国際事務局(43)国際公開日
2004年2月5日 (05.02.2004)

PCT

(10)国際公開番号
WO 2004/011366 A1

(51)国際特許分類: B81B 3/00, B81C 1/00

(21)国際出願番号: PCT/JP2003/008905

(22)国際出願日: 2003年7月14日 (14.07.2003)

(25)国際出願の言語: 日本語

(26)国際公開の言語: 日本語

(30)優先権データ: 特願2002-221433 2002年7月30日 (30.07.2002) JP

(71)出願人(米国を除く全ての指定国について): ソニー株式会社 (SONY CORPORATION) [JP/JP]; 〒141-0001 東京都品川区北品川6丁目7番35号 Tokyo (JP).

(72)発明者; および

(75)発明者/出願人(米国についてのみ): 多田 正裕 (TADA,Masahiro) [JP/JP]; 〒141-0001 東京都品川区北品川6丁目7番35号 ソニー株式会社内 Tokyo (JP).

木下 隆 (KINOSHITA,Takashi) [JP/JP]; 〒141-0001 東京都品川区北品川6丁目7番35号 ソニー株式会社内 Tokyo (JP). 谷口 武士 (TANIGUCHI,Takeshi) [JP/JP]; 〒141-0001 東京都品川区北品川6丁目7番35号 ソニー株式会社内 Tokyo (JP). 池田 浩一 (IKEDA,Koichi) [JP/JP]; 〒141-0001 東京都品川区北品川6丁目7番35号 ソニー株式会社内 Tokyo (JP).

(74)代理人: 中村 友之 (NAKAMURA,Tomoyuki); 〒105-0001 東京都港区虎ノ門1丁目2番3号 虎ノ門第一ビル9階 三好内外国特許事務所内 Tokyo (JP).

(81)指定国(国内): CN, KR, US.

(84)指定国(広域): ヨーロッパ特許 (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE, IT, LU, MC, NL, PT, RO, SE, SI, SK, TR).

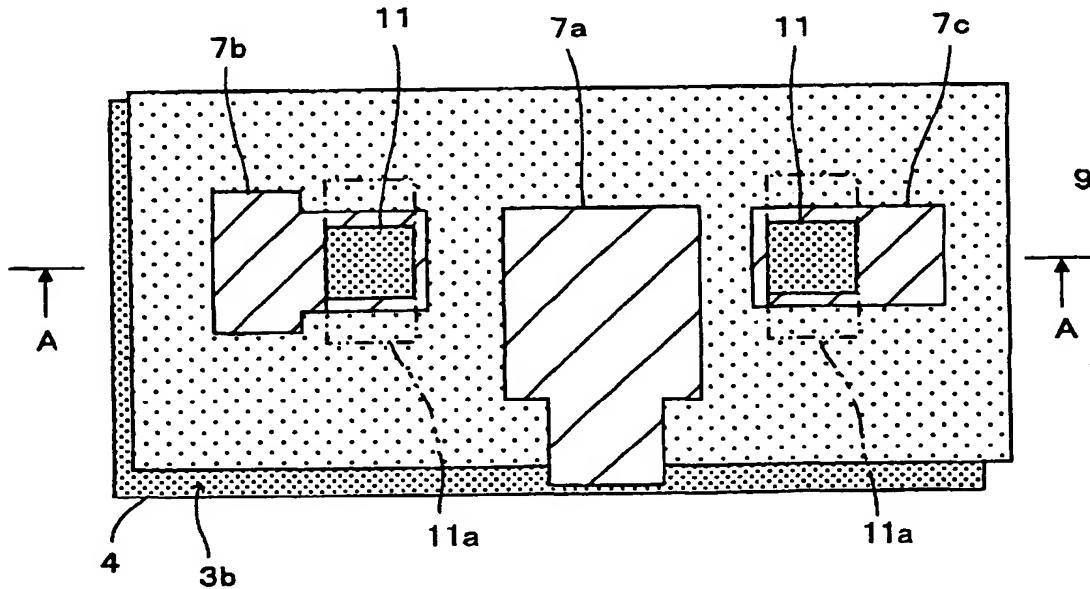
添付公開書類:

— 国際調査報告書

[続葉有]

(54) Title: MICROMACHINE AND METHOD OF MANUFACTURING THE MICROMACHINE

(54)発明の名称: マイクロマシンおよびその製造方法



(57) Abstract: A micromachine (20) for a high frequency filter having a high Q value and a high frequency band, comprising an input electrode (7b), an output electrode (7a), and a support electrode (7c) installed on a substrate (4), and a band-shaped vibrator electrode (15) formed by laying a beam (vibration part) (16) on the upper part of the output electrode (7a) through a clearance part (A) in the state of supporting both end parts thereof on the input electrode (7b) and the substrate (4) through the support electrode (7c), wherein the both end parts of the vibrator electrode (15) are completely fixed to the input electrode (7b) and the support electrode (7c) on the entire surface thereof ranging from the tip to the beam (16) thereof.

[続葉有]

WO 2004/011366 A1



2文字コード及び他の略語については、定期発行される各PCTガゼットの巻頭に掲載されている「コードと略語のガイダンスノート」を参照。

(57) 要約: Q値が高く、かつ周波数帯域のより高い高周波フィルタ用のマイクロマシンを得る。 基板(4)上に設けられた入力電極(7b)、出力電極(7a)、支持電極(7c)と、入力電極(7b)上と支持電極(7c)を介した基板(4)上とに両側の端部を支持させた状態で出力電極(7a)の上部に空間部(A)を介してビーム(振動部)(16)を敷設してなる帯状の振動子電極(15)とを備えたマイクロマシン(20)において、振動子電極(15)の両側の端部が、先端からビーム(16)に至るまでの間の全面において、入力電極(7b)および支持電極(7c)に対して完全に固定されている。

明細書

マイクロマシンおよびその製造方法

5

技術分野

本発明はマイクロマシンおよびその製造方法に関し、特には空間部を介して出力電極上を横切るように振動子電極が設けられたマイクロマシンおよびその製造方法に関する。

10

背景技術

基板上における微細加工技術の進展に伴い、シリコン基板、ガラス基板等の基板上に、微細構造体とこの駆動を制御する電極および半導体集積回路等を形成するマイクロマシン技術が注目されている。

15 その中の一つに、無線通信用の高周波フィルタとしての利用が提案されている微小振動子がある。図11に示すように、微小振動子100は、基板101上に設けられた出力電極102aの上方に、空間部Aを介して振動子電極103を配置してなる。この振動子電極103は、出力電極102aと同一の導電層で構成された入力電極102bに一端部が接続されており、入力電極102bに特定の周波数電圧が印加された場合に、出力電極102a上に空間部Aを介して設けられた振動子電極103のビーム(振動部)103aが振動し、出力電極102aとビーム(振動部)103aとの間の空間部Aで構成されるキャパシタの容量が変化し、これが出力電極102aから出力される。このような構成の微小振動子100からなる高周波フィルタは、表面弹性波(SAW)や薄膜弹性波(FBAR)を利用した高周波フィルタと比較して、高いQ値を実

現することができる。

このような微小振動子の製造は、次のように行う。先ず、図12Aに示すように、表面が絶縁膜で覆われた基板101上に、ポリシリコンからなる出力電極102a、入力電極102b、支持電極102cを形成する。これらの電極102a～102cは、出力電極102aを挟んだ両側に入力電極102bと支持電極102cとが配置される。次いで、これらの電極102a～102cを覆う状態で、基板101上に酸化シリコンからなる犠牲層105を形成する。

次に、図12Bに示すように、犠牲層105に、入力電極102bおよび支持電極102cに達する接続孔105b, 105cを形成する。その後、これらの接続孔105b, 105c内を含む犠牲層105上にポリシリコン層106を形成する。

次いで、図12Cに示すように、このポリシリコン層106をパターンエッチングすることで、出力電極102a上を通過する帯状の振動子電極103を形成する。この際、ポリシリコンからなる入力電極102bおよび支持電極102cのエッチングを防止するために、接続孔105b, 105cが完全に覆われるようにポリシリコン層106のパターンエッチングを行う。

以上の後、犠牲層105を選択的に除去し、これによって先の図11に示すように、出力電極102aと振動子電極103との間に空間部Aを形成して、微小振動子100を完成させる。

ところが、このようにして得られた微小振動子100には、ビーム103aの両端にあたるアンカー（支持部）103bの周縁部分に、入力電極102bや支持電極102cに固定されない底部Bが形成される。このような底部Bは、振動子電極103がさらに縮小された場合、ビーム103aの振動に対して大きな影響を及ぼすようになる。

図13は、上述した構成の微小振動子100のビーム長Lと固有振動周波数との関係を示す図である。この図に示すように、下記式(1)に基づく理論上の固有振動周波数(Theory)は、 $(1/L^2)$ に比例する。

$$f_R = \frac{0.162 h}{L^2} \sqrt{\frac{EK}{\rho}} \quad \cdots(1)$$

h : 膜厚

E : ヤング率

K : 電磁カップリング率

ρ : 膜密度

5 しかし、上述した構成の微小振動子100においては、有限要素法を用いたシミュレーション結果(Simulation)からも明らかのように、ビーム長Lが $10 \mu m$ 以下に縮小され、ビーム103aとこれを支持するアンカー103bとの長さが同程度となる領域($100 MHz$ 以上)では、
10 底部Bの影響によって、 $(1/L^2)$ に比例する形での固有振動周波数の高周波化は困難になってくる。

そこで本発明は、 $100 MHz$ 以上の高周波数帯域においても、 $(1/L^2)$ に比例させて固有振動周波数の高周波化を実現することが可能な振動子電極を有するマイクロマシンを提供することを目的とする。

15 発明の開示

このような目的を達成するための本発明は、基板上に設けられた入力電極および出力電極と、入力電極および基板上に両側の端部を支持させた状態で出力電極の上部に空間部を介して振動部を敷設してなる帯状の振動子電極とを備えたマイクロマシンにおいて、振動子電極の各端部は、
20 先端から振動部に至るまでの間の全面が、入力電極および基板に対して完全に固定されていることを特徴としている。

このような構成のマイクロマシンは、振動子電極の両端部が、その先端から振動部に至るまでの全面において下地に対して完全に固定されているため、振動部のみが下地との間に空間部を介して配置される構成となる。このため、入力電極を介して振動子電極に所定周波数の電圧を印加して当該振動子電極を振動させた場合、振動部のみが振動に関与して振動することになる。したがって、固有振動周波数が、理論上の値（振動部の長さ L の二乗に反比例した値）により近くなり、微細化による高周波化の達成が容易になる。

また本発明は、このような構成のマイクロマシンの製造方法でもあり、
10 次の手順で行うことと特徴としている。

先ず、第1の製造方法は、基板上の第1導電層をパターニングすることで、入力電極および出力電極を形成した後、入力電極の上面および出力電極を挟んで当該入力電極と反対側の基板上に絶縁性の保護膜を形成する。次いで、保護膜に対して選択的にエッチングが可能な犠牲層を、
15 当該保護膜を露出させて入力電極および出力電極を覆う状態で基板上に形成する。また保護膜には入力電極および基板に達する接続孔を形成する。その後、接続孔内を含む犠牲層上に第2導電層を形成してこれをパターンニングすることにより、両端部が接続孔内を完全に覆うと共に当該両端部の周縁端が保護膜上に位置し、かつ中央部が出力電極上を横切る帯状の振動子電極を形成する。次に、犠牲層を選択的に除去して振動子電極と出力電極との間に空間部を設ける。

このような第1の製造方法によれば、接続孔が形成された保護膜を露出させるように基板上が犠牲層で覆われた状態で、接続孔内を覆うと共に両端部の周縁端が保護膜上に位置するように振動子電極のパターン形成を行う。このため、振動子電極は、その両端の全面が接続孔および保護膜上に配置された状態で、中央部のみが犠牲層上に配置されることに

なる。そしてこの状態で、保護膜に対して犠牲層を選択的に除去するため、振動子電極は、中央部の下方のみに空間部が設けられ、かつ両端部の周縁が保護膜上からはみ出ることなく保護膜および接続孔に対して全面で固定された形状に形成される。また、接続孔を覆うように振動子電極をパターン形成することで、接続孔の下部に配置される入力電極が振動子電極と同一材料で構成されていたとしても、接続孔内の入力電極に対して振動子電極のパターン形成の影響が及ぼされることはない。

また、第2の製造方法は、基板上の第1導電層をパターニングすることで、入力電極および出力電極を形成した後、これらを覆う犠牲層を基板上に形成する。次いで、入力電極に達する接続孔および出力電極を挟んで当該入力電極と反対側の基板上に達する接続孔を犠牲層に形成し、これらの接続孔内を含む犠牲層上に、第1導電層に対して選択的にエッチングが可能な第2導電層を形成する。その後、第1電極層に対して第2導電層を選択的にパターンエッチングすることで、両端部の周縁端が各接続孔内に配置され、かつ中央部が出力電極上を横切る帯状の振動子電極を形成する。次に、犠牲層を選択的に除去することで振動子電極と出力電極との間に空間部を設ける。

このような第2の製造方法によれば、入力電極および基板にそれぞれ達する接続孔を有する犠牲層上に、両端部の周縁端が接続孔内に配置されるように振動子電極のパターン形成を行う。このため、振動子電極は、その両端の全面が接続孔内に配置された状態で、中央部のみが犠牲層上に配置されることになる。ここで、振動子電極を構成する第2導電層は、入力電極を構成する第1電極層に対して選択的にエッチングが可能であるため、振動子電極のパターン形成の際には、接続孔の底部に露出する入力電極部分に対して振動子電極のパターン形成の影響が及ぼされることはない。そしてこの状態で、犠牲層を選択的に除去するため、振動子

電極は、中央部の下方のみに空間部が設けられ、かつ両端部が入力電極および基板に対して全面で固定された形状に形成される。

図面の簡単な説明

5 図 1 A～1 I は、第 1 実施形態の製造方法を示す断面工程図である。

図 2 は、図 1 D に対応する平面図である。

図 3 は、図 1 G に対応する平面図である。

図 4 は、図 1 I に対応する平面図である。

図 5 は、第 1 実施形態の他の構成例を示す平面図である。

10 図 6 A～6 G は、第 2 実施形態の製造方法を示す断面工程図である。

図 7 は、図 6 D に対応する平面図である。

図 8 は、図 6 E に対応する平面図である。

図 9 は、図 6 G に対応する平面図である。

図 10 は、第 2 実施形態の他の構成例を示す平面図である。

15 図 11 は、従来のマイクロマシン（微小振動子）の構成を示す図である。

図 12 A～12 C は、従来の製造方法を示す断面工程図である。

図 13 は、従来のマイクロマシンの課題を説明するためのグラフである。

20

発明を実施するための最良の形態

以下、本発明の実施の形態を図面に基づいて詳細に説明する。尚、各実施形態においては、先ず製造方法を説明し、次いでこれによって得られるマイクロマシンの構成を説明する。

25 <第 1 実施形態>

図 1 A～1 I は、第 1 実施形態の製造方法を示す断面工程図であり、

また図2～図4は第1実施形態の製造方法を説明するための平面図である。ここでは、図1A～1Iに基づき、図2～図4を参照しつつ第1実施形態におけるマイクロマシンの製造方法を説明する。尚、図1A～1Iは、図2～図4の平面図におけるA-A断面に対応している。

5 先ず、図1Aに示すように、単結晶シリコンなどの半導体基板1上を絶縁層3で覆ってなる基板4を形成する。この絶縁層3は、以降に行われる犠牲層（酸化シリコン）のエッチング除去に対してエッチング耐性を有する材料で最表面が構成されることとする。そこで、例えば、半導体基板1との間の応力を緩和するための酸化シリコン膜3aを介して、
10 上述したエッチング耐性を有する窒化シリコン膜3bをこの順に積層してなる絶縁層3を形成することとする。

次に、図1Bに示すように、基板4上に第1導電層をパターニングしてなる出力電極7a、入力電極7b、および支持電極7cを形成する。これらの各電極7a～7cを構成する第1導電層は、例えばリン（P）
15 を含有するポリシリコン等のシリコン層であることとする。そして、これらの各電極7a～7cは、入力電極7bと支持電極7cとの間に output 電極7aを挟むように、基板4上に配置されることとする。

その後、図1Cに示すように、各電極7a～7cから露出している基板4の表面を酸化シリコン膜9で覆う。この際、例えば、各電極7a～
20 7cを覆う状態で窒化シリコン膜3b上に酸化シリコン膜を形成し、各電極7a～7cが露出するまで酸化シリコン膜9を研磨することで、基板4の表面上のみに酸化シリコン膜9を形成する。

次いで、図1Dに示すように、入力電極7bおよび支持電極7cを介しての基板4上に、後に行われる犠牲層のエッチング除去に対してエッチング耐性を有する絶縁性材料からなる保護膜11をパターン形成する。
25 この際、例えば、犠牲層を酸化シリコンで形成する場合には、窒化シリ

コンからなる保護膜11を形成することとする（以上、図2参照）。

尚、保護膜11は、例えば、基板4の上方に成膜された窒化シリコン膜をレジストパターン（図示省略）をマスクに用いてエッチングすることによって形成されるが、このエッチングの際には酸化シリコン膜9が、
5 基板4表面の窒化シリコン膜3bを保護する膜となる。このため、保護膜11を形成するためのエッチングに対して、窒化シリコン膜3bが充分な膜厚を有している場合には、先の工程で酸化シリコン膜9を形成する必要はない。そして、酸化シリコン膜9を形成しない場合には、図2
10 中に二点鎖線に示すように、入力電極7bおよび支持電極7c上から基板4上にはみ出すように保護膜11aを形成しても良い。また、基板4の表面が保護膜形成材料のパターンエッチングに対して耐性を有する材料からなる場合も、同様の二点鎖線で示す保護膜11aを設けても良い。

以上の後、図1Eに示すように、保護膜11のみを露出させ得た状態で、絶縁層3の上方を犠牲層13で覆う。この犠牲層13は、基板4の表面層（ここでは窒化シリコン膜3b）および保護膜（ここでは窒化シリコン）11、さらには各電極（ここではポリシリコン）7a～7cに対して選択的にエッチング除去される材料で形成される。このような犠牲層13は、各電極7a～7cを覆う状態で犠牲層膜を形成し、保護膜11が露出するまで犠牲層膜を研磨することによって形成される。

20 次に、図1Fに示すように、保護膜11に、入力電極7bに達する接続孔11bと、支持電極7cを介して基板4に達する接続孔11cとを形成する。

以上の後、図1Gおよび図3に示すように、接続孔11b、11cを介して入力電極7bおよび支持電極7cに接続されると共に、出力電極25 7a上を横切る帯状の振動子電極15を形成する。この振動子電極15は、接続孔11b、11c内を含む犠牲層13上に形成した第2導電層

(例えはポリシリコン膜) をパターンエッチングすることによって形成される。この際、振動子電極 15 の両側の端部が接続孔 11b, 11c 内を完全に覆うと共に、各端部の周縁端が保護膜 11 上に位置し、かつ中央部が出力電極 7a 上を横切るように、パターンエッチングを行うこととする。

以上の後、図 1H に示すように、振動子電極 15 の下方に犠牲層 13 を残した状態で、入力電極 7b に接続される配線の形成部を露出させるように犠牲層 13 の部分的な除去を行う。この場合、少なくとも振動子電極 15 およびその周囲を覆い、かつ入力電極 7b に接続される配線の形成部を露出させる形状のレジストパターン (図示省略) を基板 4 の上方に形成する。そして、このレジストパターンをマスクにして、保護膜 (窒化シリコン) 11、各電極 (ポリシリコン) 7a ~ 7c, 15、基板 4 の表面層 (窒化シリコン膜 3a) 、に対して選択的に犠牲層 (酸化シリコン) 13 をエッチング除去する。これにより、振動子電極 15 と出力電極 7a との間に犠牲層 13 を残し、配線形成部分の犠牲層 13 を部分的に除去する。その後、レジストパターンを除去する。

次いで、入力電極 7b の露出面に接続させた状態で、配線 17 を形成する。この配線 17 を形成する場合には、先ず、基板 4 上の全面に金 (Au) のシード層を形成した後、配線を形成する部分を露出させて他の部分を覆うレジストパターン (図示省略) を形成する。次いで、メッキ法によりレジストパターンの開口部内のシード層上にメッキ層を成長させて配線 17 を形成する。配線 17 形成後には、レジストパターンを除去し、さらにシード層を除去するための全面エッチングを行う。

以上の後、保護膜 11、各電極 7a ~ 7c, 15、基板 4 の表面層にに対して選択的に犠牲層 13 をエッチング除去する。この際、バッファードフッ酸を用いたウェットエッチングを行うことで、振動子電極 15 下

の酸化シリコンからなる犠牲層 1 3 を確実に除去する。これにより、図 1 I に示すように、振動子電極 1 5 の下部に空間部（ギャップ）A を形成する。

以上のようにして、図 1 I および図 4 に示すように、入力電極 7 b 上 5 と支持電極 7 c を介しての基板 4 上とに両側の端部を支持させた状態で、出力電極 7 a の上部に空間部 A を介してビーム（振動部）1 6 を敷設してなる帯状の振動子電極 1 5 が設けられた構成のマイクロマシン 2 0 が得られる。

特に、上述した第 1 実施形態の製造方法では、図 1 G および図 3 を用 10 いて説明したように、接続孔 1 1 b, 1 1 c が形成された保護膜 1 1 を露出させるように基板 4 上に犠牲層 1 3 を形成した状態で、接続孔 1 1 b, 1 1 c を覆うと共に両端部の周縁端が保護膜 1 1 上に配置されるよ うに振動子電極 1 5 のパターン形成を行っている。このため、振動子電 15 極 1 5 は、その両端の全面が保護膜 1 1 および接続孔 1 1 b, 1 1 c 上に配置された状態で、中央部のみが犠牲層 1 3 上に配置されることにな る。

そしてこの状態で、図 1 I および図 4 を用いて説明したように、保護膜 1 1 に対して犠牲層 1 3 を選択的に除去するため、中央のビーム（振動部）1 6 の下方のみに空間部 A が設けられ、かつ両端部の周縁が保護膜 20 1 1 上からはみ出ることなく、先端からビーム（振動部）1 6 に至るまでの間の全面が、保護膜 1 1 および接続孔 1 1 b, 1 1 c を介して入力電極 7 および支持電極 7 c に対して全面で固定された形状の振動子電極 1 5 を得ることが可能になる。

このような形状の振動子電極 1 5 を有するマイクロマシン 2 0 では、 25 入力電極 7 b を介して所定周波数の電圧を印可して振動子電極 1 5 を振動させた場合、ビーム（振動部）1 6 のみが振動に関与して振動するこ

とになる。したがって、固有振動周波数が、上述した式（1）を満たす理論上の値（振動部の長さ L の二乗に反比例した値）により近くなり、微細化による高周波化の達成が容易になる。この結果、Q値が高く、かつ周波数帯域のより高い高周波フィルタを実現することが可能になる。

5 尚、図2を用いて説明したように、入力電極7bおよび支持電極7c上から基板4上にはみ出すように保護膜11aを設けた場合、図5に示すように、この保護膜11aに形成される接続孔11b, 11cも、入力電極7bおよび支持電極7c上から基板4上にはみ出す形状としても良い。このような場合であっても、振動子電極15aを形成する際には、
10 振動子電極15aの両側の端部が接続孔11b, 11c内を完全に覆うと共に、各端部の周縁端が保護膜11a上に配置され、かつ中央部が出力電極7a上を横切るようにパターンエッチングを行うことで、振動子電極15aの両端部の周縁が保護膜11a上からはみ出ることなく、かつ先端からビーム（振動部）16aに至るまでの間の全面を、保護膜11aおよび接続孔11b, 11cを介して入力電極7および支持電極7cに対して全面で固定させる構成とする。

このような構成の振動子電極15aを有するマイクロマシン20aでは、入力電極7bの線幅に依存することなく、振動子電極15'の線幅を設定することができる。尚、図5に示した構成のマイクロマシン20aにおいては、振動子電極15aが一定の線幅で形成されても良い。また、ビーム（振動部）16aの幅よりも端部の幅を充分に広く設定できるため、ビーム（振動部）16aの支持を確実にすることが可能になり、より理論値に近い高周波振動を達成することが可能になる。

＜第2実施形態＞

25 図6A～6Gは、第2実施形態の製造方法を示す断面工程図であり、また図7～図9は第2実施形態の製造方法を説明するための平面図であ

る。ここでは、図 6 A～6 G に基づき、図 7～図 9 を参照しつつ第 1 実施形態におけるマイクロマシンの製造方法を説明する。尚、図 6 A～6 G は、図 7～図 9 の平面図における A-A 断面に対応している。

先ず、図 6 A に工程を、第 1 実施形態で図 1 A を用いて説明したと同様に行い、単結晶シリコンなどの半導体基板 1 上を、酸化シリコン膜 3 a 上に窒化シリコン膜 3 b を積層してなる絶縁層 3 で覆った基板 4 を形成する。

次に、図 6 B に示すように、基板 4 上に第 1 導電層をパターニングしてなる出力電極 7 a 1、入力電極 7 b 1、および支持電極 7 c 1 を形成する。本第 2 実施形態においては、これらの各電極 7 a 1～7 c 1 を構成する第 1 導電層として、以降に形成する振動子電極をパターン形成する際にエッチング耐性を有する材料を用いることを特徴としている。このため、例えば、振動子電極をポリシリコンのようなシリコン層で構成する場合、シリコンのエッチングに対してエッチング耐性を有する導電性材料、例えばチタンおよびチタン合金、タングステンおよびタングステン合金、ホウ素 (B) を含有したポリシリコン、ダイヤモンドライカーボン (DLC)、ホウ素 (B) あるいは窒素 (N) を含有したダイヤモンドを用いてこれらの各電極 7 a 1～7 c 1 を形成する。尚、これらの各電極 7 a 1～7 c 1 の配置状態は、第 1 実施形態の電極 7 a～電極 7 c と同様であることとする。

その後、図 6 C に示すように、各電極 7 a 1～7 c 1 を覆う状態で、基板 4 の上方を犠牲層 1 3 で覆う。この犠牲層 1 3 は、基板 4 の表面層 (ここでは窒化シリコン膜 3 a)、および各電極 7 a 1～7 c 1 に対して選択的にエッチング除去される材料 (例えば酸化シリコン) で形成されることとする。

次に、図 6 D および図 7 に示すように、犠牲層 1 3 に、入力電極 7 b

1 に達する接続孔 13b と、支持電極 7c1 を介して基板 4 上に達する接続孔 13c とを形成する。これらの接続孔 13b, 13c は、入力電極 7b1 および支持電極 7c1 上の範囲内に形成されても良いし、図 7 中に二点鎖線に示すように、入力電極 7b1 および支持電極 7c1 上から基板 4 の上方にはみ出すような接続孔 13b1, 13c1 として設けても良い。
5

以上の後、図 6 E および図 8 に示すように、接続孔 13b, 13c を介して入力電極 7b1 および支持電極 7c1 に接続されると共に、出力電極 7a1 上を横切る帯状の振動子電極 15 を形成する。この振動子電極 15 は、接続孔 13b, 13c 内を含む犠牲層 13 上に、出力電極 7a1、入力電極 7b1 および支持電極 7c1 に対して選択的なエッチングが可能な第 2 導電層（例えばポリシリコン膜）を形成し、これを選択的にパターンエッチングすることによって形成される。
10

この振動子電極 15 は、両端部が接続孔 13b, 13c 内からはみ出すことのないようにパターン形成されることとする。このため、入力電極 7b1 や支持電極 7c1 上から基板 4 の上方にはみ出した形状の接続孔 13b1, 13c1 であれば、振動子電極 15 の両端部も、基板 4 の上方にはみ出して形成されても良い。
15

以上の後、図 6 F に示すように、振動子電極 15 下の間に犠牲層 13 を残して配線形成部分の犠牲層 13 を部分的に除去し、次いで入力電極 7b1 に接続する配線 17 を形成する。この工程は、第 1 実施形態で図 1 H を用いて説明したと同様に行う。
20

以上の後、各電極 7a1 ~ 7c1, 15、基板 4 の表面層、および配線 17 に対して選択的に犠牲層 13 をエッチング除去する。これにより、図 6 G および図 9 に示すように、振動子電極 15 の下部に空間部（ギャップ）A を形成する。この工程は、第 1 実施形態において図 1 I を用い
25

て説明したと同様に行う。

以上のようにして、入力電極 7 b 1 上と支持電極 7 c 1 を介しての基板 4 上とに両側の端部を支持させた状態で、出力電極 7 a 1 の上部に空間部 A を介してビーム（振動部） 1 6 を敷設してなる帯状の振動子電極 5 1 5 が設けられた構成のマイクロマシン 2 1 が得られる。

特に、上述した第 2 実施形態の製造方法では、図 6 E および図 8 を用いて説明したように、犠牲層 1 3 に設けられた接続孔 1 3 b, 1 3 c 内に、両端部の周縁端が配置されるように振動子電極 1 5 のパターン形成を行う。この際、振動子電極 1 5 を構成する第 2 導電層は、入力電極 10 7 b 1 および支持電極 7 c 1 を構成する第 1 電極層に対して選択的にエッチングが可能であるため、振動子電極のパターン形成の際には、接続孔 1 3 b, 1 3 c の底部に露出する入力電極 7 b 1 および支持電極 7 c 1 に対して影響を及ぼすことなく振動子電極 1 5 をパターン形成できる。そして、このパターン形成により、振動子電極 1 5 は、その両端の全面 15 が接続孔 1 3 b, 1 3 c 内に配置された状態で、中央部のみが犠牲層 1 3 上に配置されることになる。

そしてこの状態で、図 6 G を用いて説明したように、犠牲層 1 3 を選択的に除去するため、中央のビーム（振動部） 1 6 の下方のみに空間部 A が設けられ、かつ両端部が入力電極 7 b 1 および基板 4 上の支持電極 20 7 c 1 に対して全面で固定された形状の振動子電極 1 5 を得ることが可能になる。

このような形状の振動子電極 1 5 を有するマイクロマシン 2 1 であっても、第 1 実施形態のマイクロマシン 2 0, 2 0 a と同様に、入力電極 7 b を介して所定周波数の電圧を印加して振動子電極 1 5 を振動させた場合、ビーム（振動部）のみが振動に関与して振動することになるため、固有振動周波数が、理論上の値（振動部の長さ L の二乗に反比例した値）

により近くなり、微細化による高周波化の達成が容易になる。この結果、Q値が高く、かつ周波数帯域のより高い高周波フィルタを実現することが可能になる。

尚、図7を用いて説明したように、入力電極7bおよび支持電極7c

5 上から基板4上にはみ出すような接続孔13b1, 13c1を設けた場合、図10に示すように、振動子電極15aの両側の端部も、基板4上にはみ出して形成する事が可能になる。このため、入力電極7b1の線幅に依存することなく、振動子電極15aの線幅を設定することができる。このような振動子電極15aは、一定の線幅で形成されても良く、
10 また端部のみが線幅が太い構成であっても良い。また、ビーム（振動部）16aの幅よりも端部の幅を充分に広く設定できるため、ビーム（振動部）16aの支持を確実にすることが可能になる。したがって、より理論値に近い高周波振動を達成することが可能なマイクロマシン21aを得ることが可能になる。

15 また、上述した第2実施形態において支持電極7c1を形成しない場合には、図6Dを用いて説明した工程において、接続孔13cを基板4に達する様に形成することで、同様の効果を得ることが可能なマイクロマシンが得られる。

20 産業上の利用可能性

以上説明したように本発明のマイクロマシンおよびその製造方法によれば、ビーム（振動部）の下方のみに空間部を備え、これを支持する両端部の全面が入力電極や基板等の下地に対して固定された振動子電極を形成する構成としたことで、入力電極を介して所定周波数の電圧を印加して振動子電極を振動させた場合に、ビーム（振動部）のみが振動を関与させて理論上の値に近い固有振動周波数を得ることが可能になる。こ

れにより、振動子電極の微細化による高周波化の達成が容易になり、Q値が高くかつ周波数帯域のより高い高周波フィルタを実現することが可能になる。

請求の範囲

1. 基板上に設けられた入力電極および出力電極と、

5 前記入力電極上と前記基板上とに両側の端部を支持させた状態で前記出力電極の上部に空間部を介して振動部を敷設してなる帯状の振動子電極とを備えたマイクロマシンにおいて、

前記振動子電極の各端部は、先端から前記振動部に至るまでの間の全面が、前記入力電極および前記基板に対して完全に固定されていること

10 を特徴とするマイクロマシン。

2. 請求項 1 記載のマイクロマシンにおいて、

前記振動子電極は、前記入力電極を構成する材料に対して選択的なエッチングが可能な材料で構成されていることを特徴とするマイクロマシン。

15 3. 請求項 1 記載のマイクロマシンにおいて、

前記入力電極側に固定されている前記振動子電極の端部の幅は、当該入力電極の幅よりも大きいことを特徴とするマイクロマシン。

4. 基板上の第 1 導電層をパターニングすることで、入力電極および出力電極を形成する工程と、

20 前記入力電極の上面および前記出力電極を挟んで当該入力電極と反対側の基板上に、絶縁性の保護膜を形成する工程と、

前記保護膜に対して選択的にエッチングが可能な犠牲層を、当該保護膜の表面を露出させて前記入力電極および出力電極を覆う状態で前記基板上に形成する工程と、

25 前記保護膜に、前記入力電極および基板に達する接続孔を形成する工程と、

前記接続孔内を含む前記犠牲層上に形成した第2導電層をパターンニングすることで、両端部が前記接続孔内を完全に覆うと共に当該両端部の周縁端が前記保護膜上に位置し、かつ中央部が前記出力電極上を横切る帯状の振動子電極を形成する工程と、

5 前記犠牲層を選択的に除去することで前記振動子電極と前記出力電極との間に空間部を設ける工程とを行うことを特徴とするマイクロマシンの製造方法。

5. 基板上の第1導電層をパターンニングすることで、入力電極および出力電極を形成する工程と、

10 前記入力電極および出力電極を覆う犠牲層を前記基板上に形成する工程と、

前記犠牲層に、前記入力電極に達する接続孔と前記出力電極を挟んで当該入力電極と反対側の基板上に達する接続孔とを形成する工程と、

15 前記各接続孔内を含む前記犠牲層上に、前記第1導電層に対して選択的にエッチングが可能な第2導電層を形成する工程と、

前記第1電極層に対して前記第2導電層を選択的にパターンエッチングすることで、両端部の周縁端が前記各接続孔内に配置され、かつ中央部が前記出力電極上を横切る帯状の振動子電極を形成する工程と、

20 前記犠牲層を選択的に除去することで前記振動子電極と前記出力電極との間に空間部を設ける工程とを行うことを特徴とするマイクロマシンの製造方法。

1/10

Fig.1A

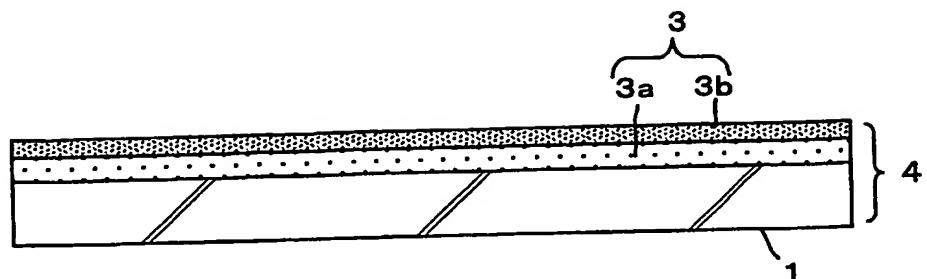


Fig.1B

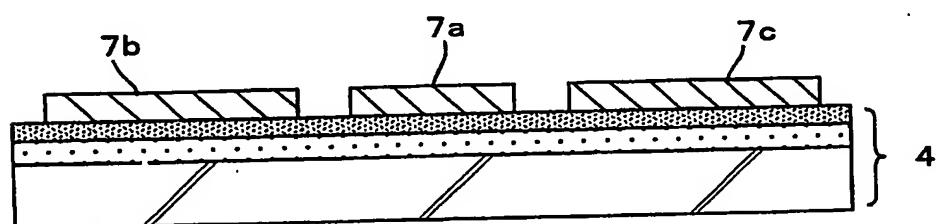


Fig.1C

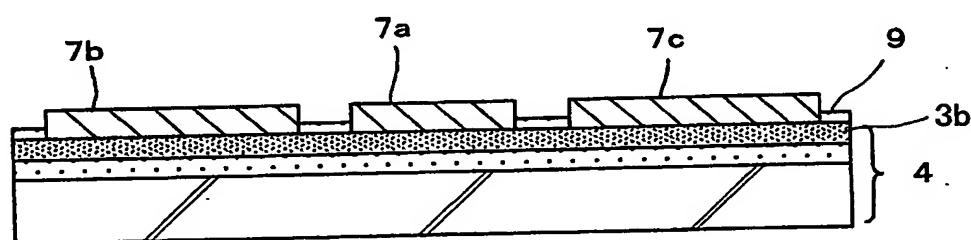


Fig.1D

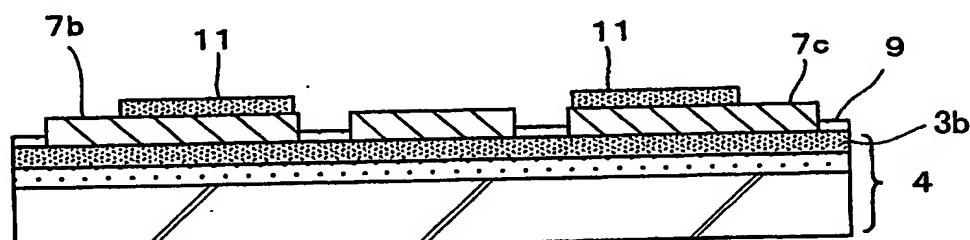
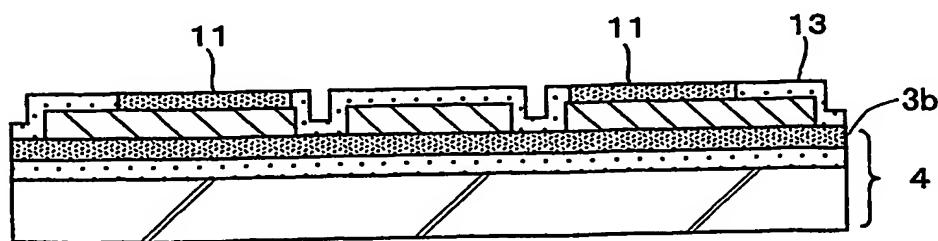


Fig.1E



2/10

Fig.1F

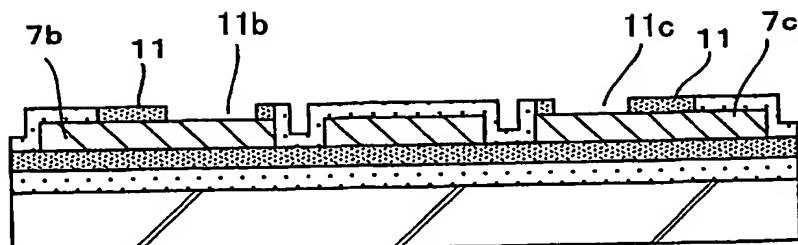


Fig.1G

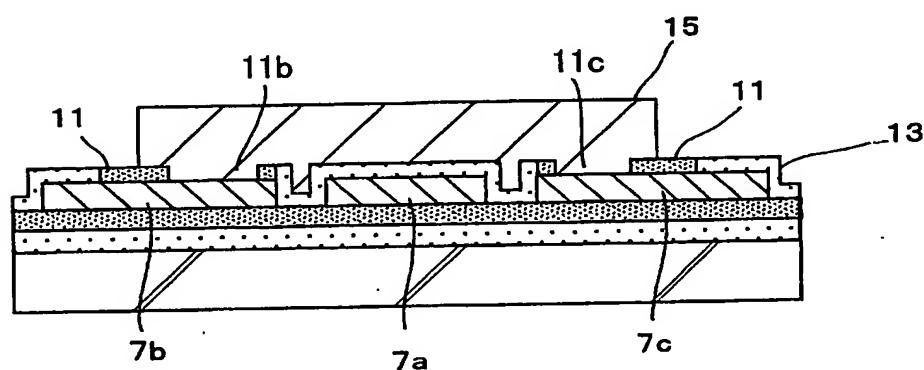


Fig.1H

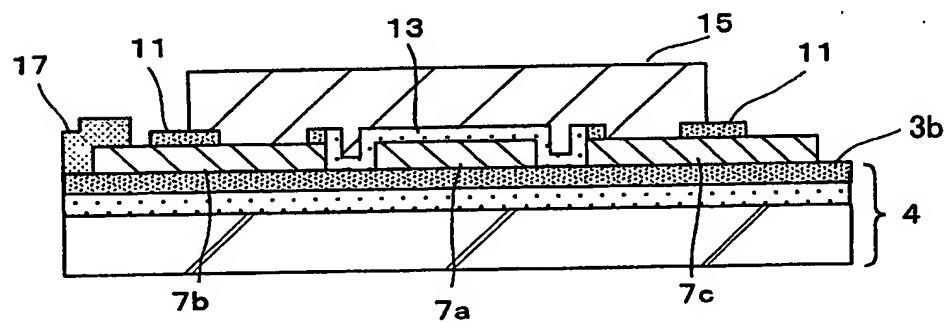
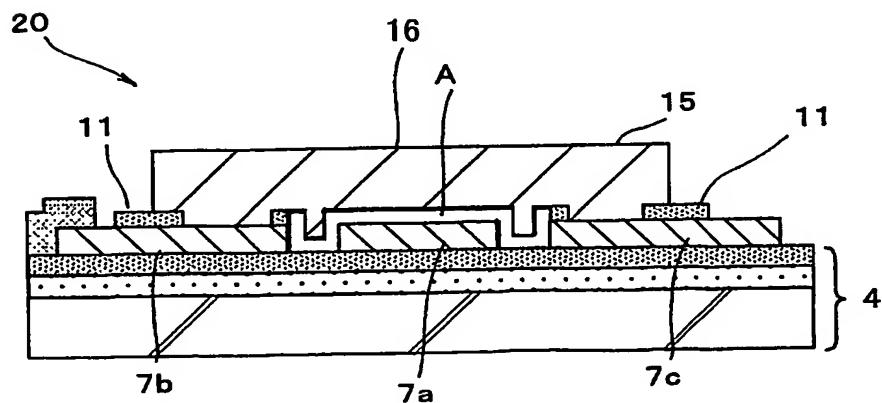


Fig.1I



3/10

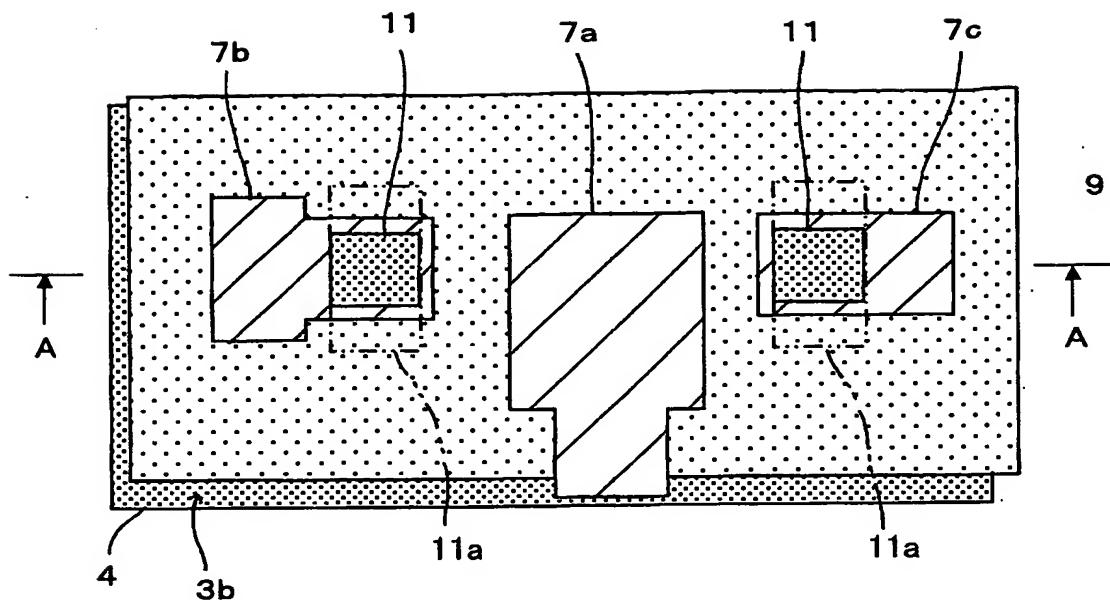
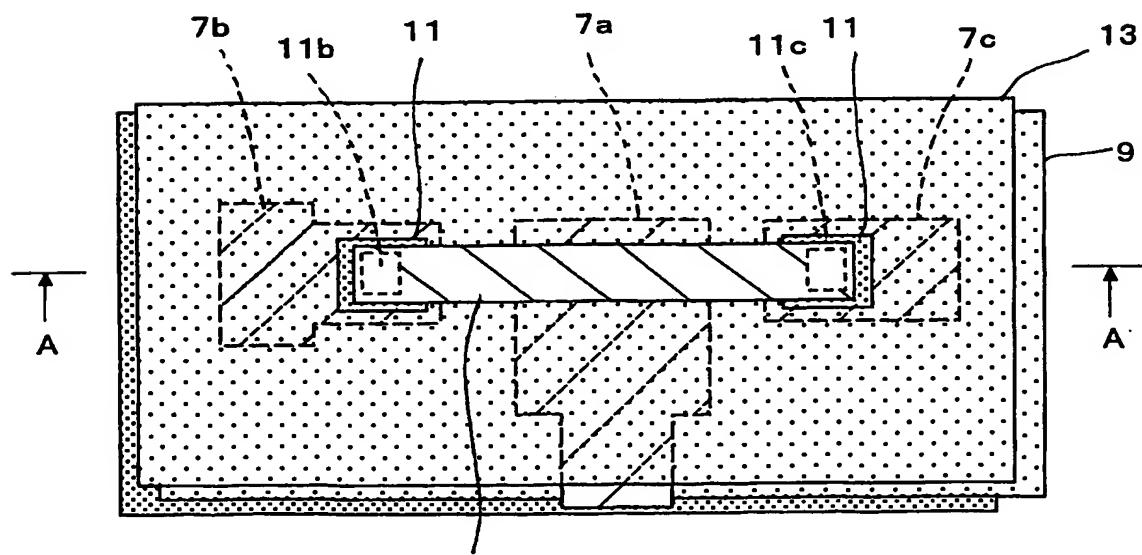


Fig.2



15

Fig.3

4/10

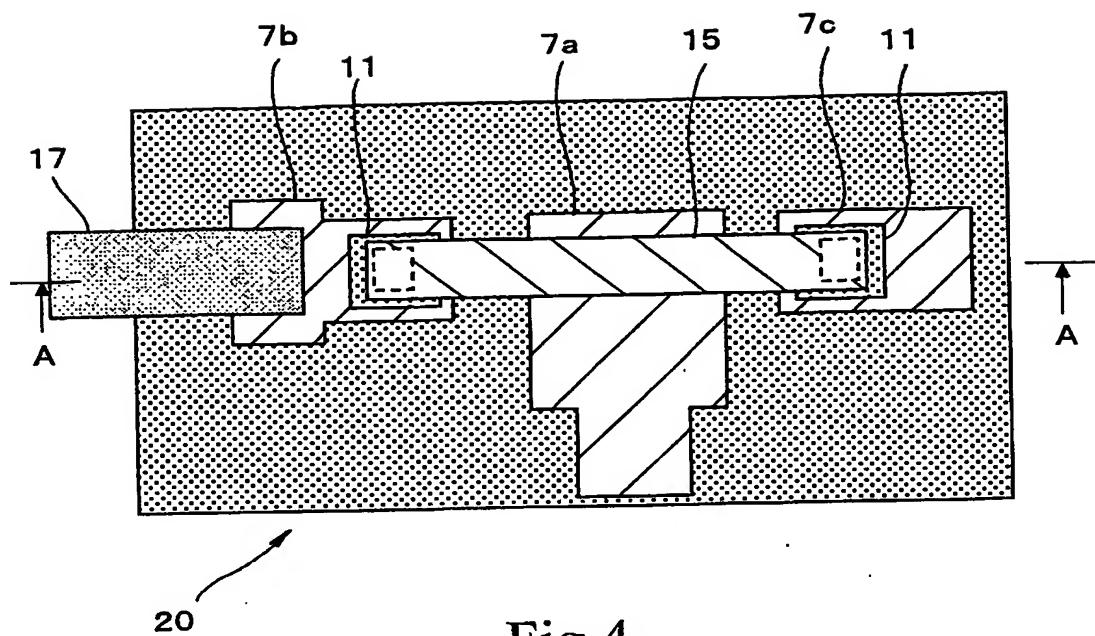


Fig.4

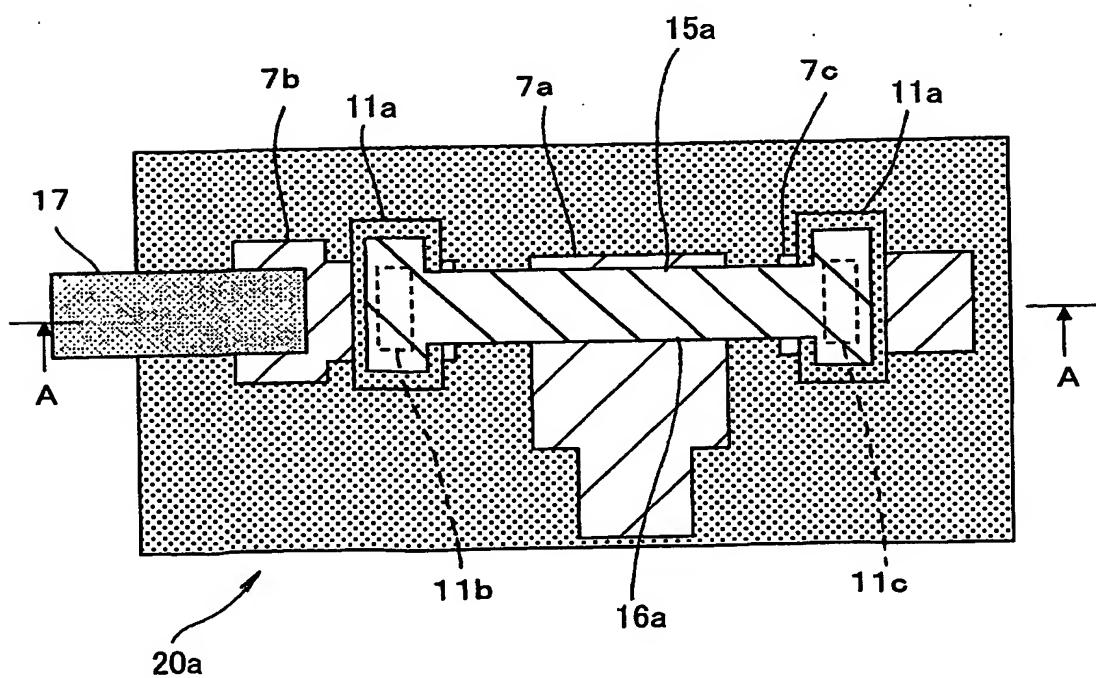


Fig.5

5/10

Fig.6A

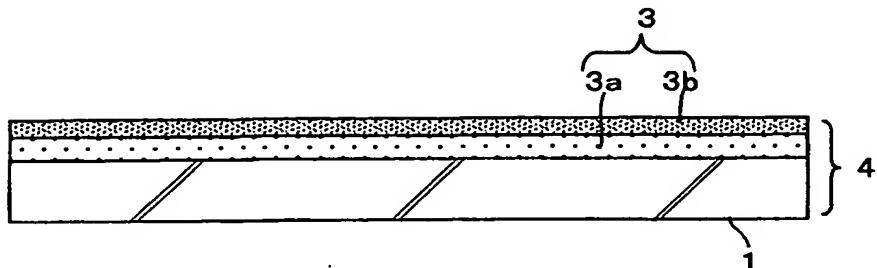


Fig.6B

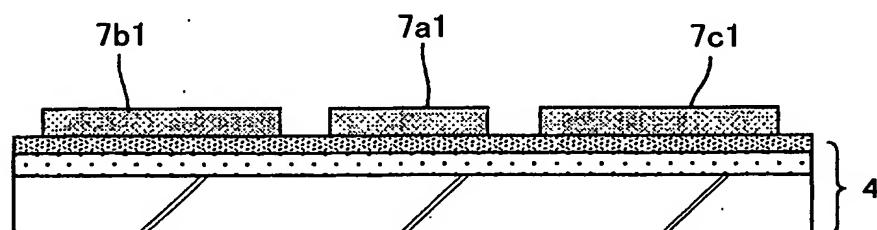


Fig.6C

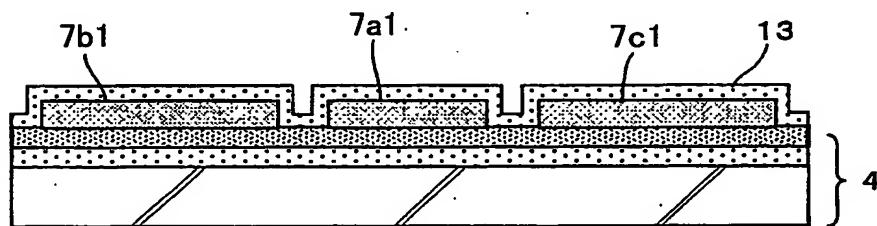


Fig.6D

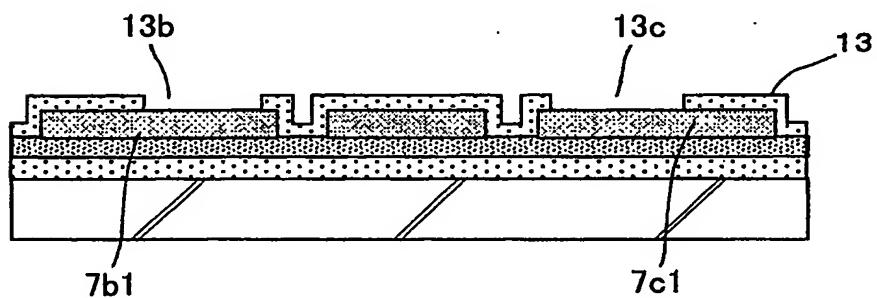
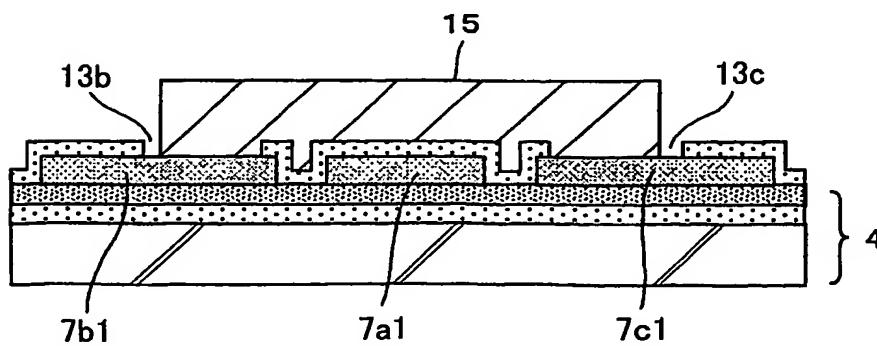


Fig.6E



6/10

Fig.6F

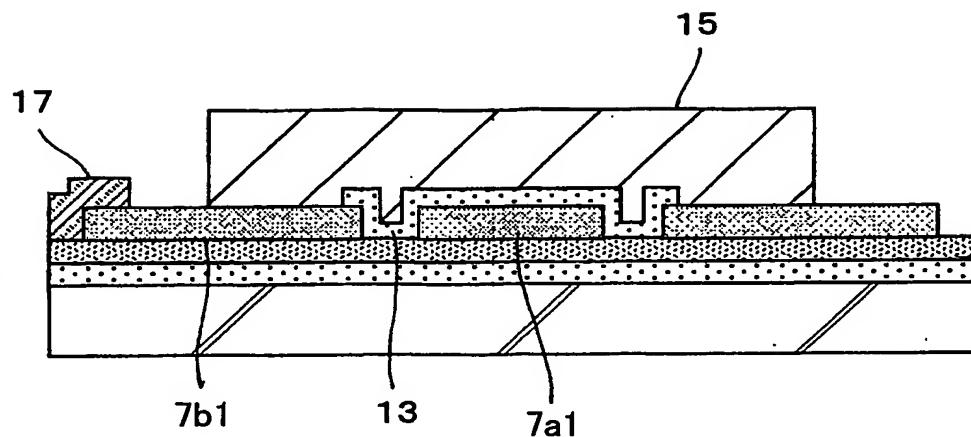
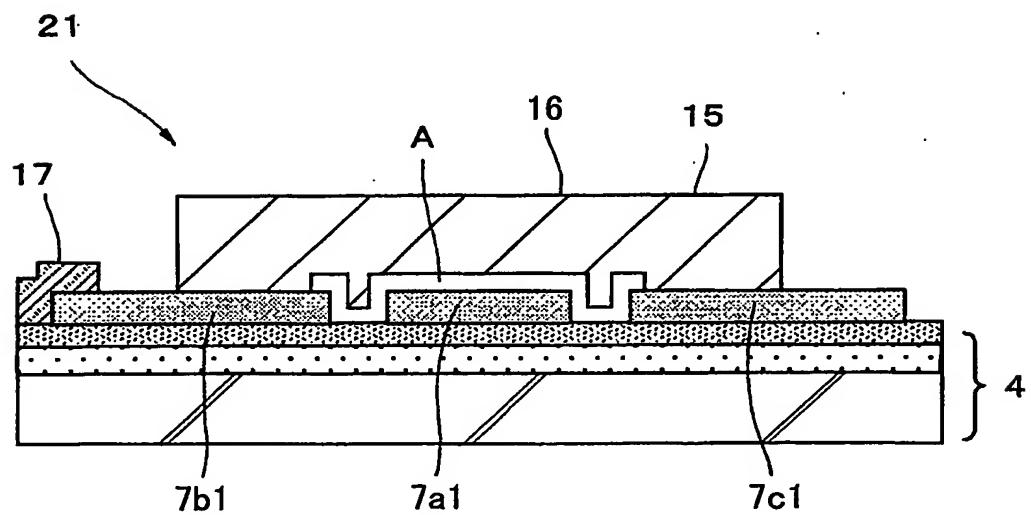


Fig.6G



7/10

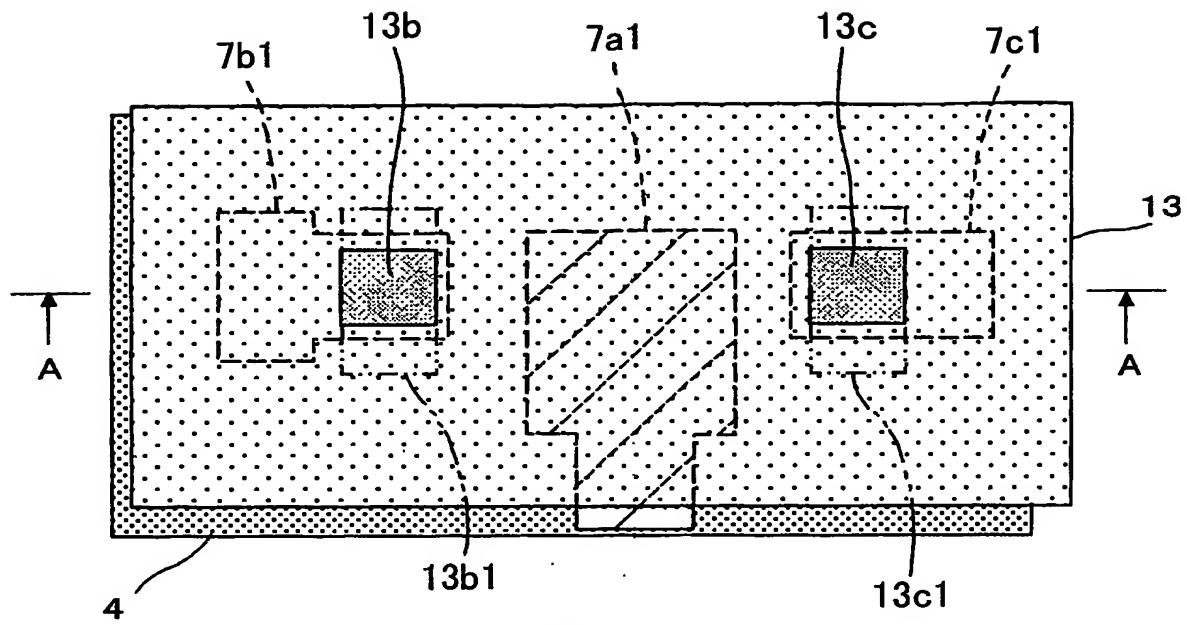


Fig.7

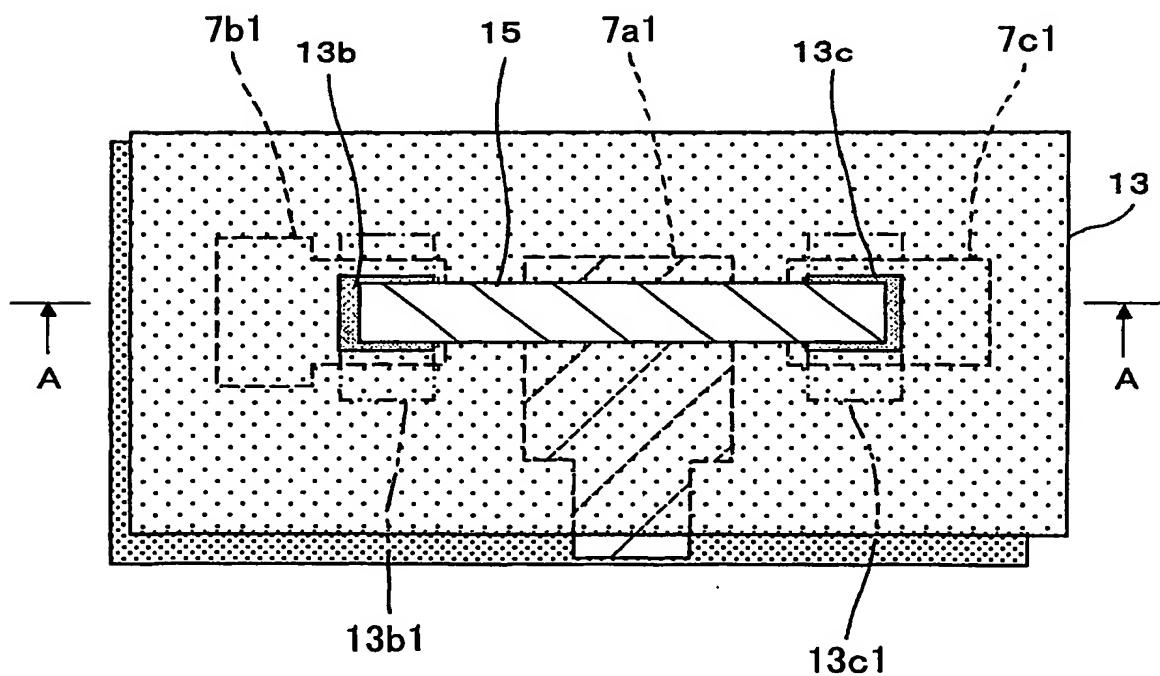


Fig.8

8/10

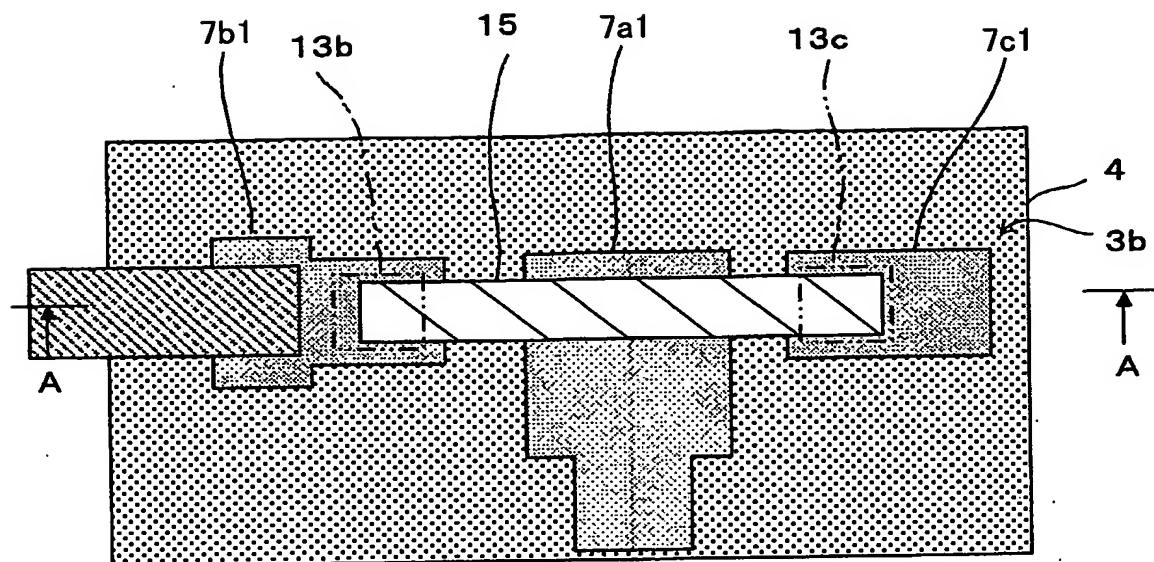


Fig.9

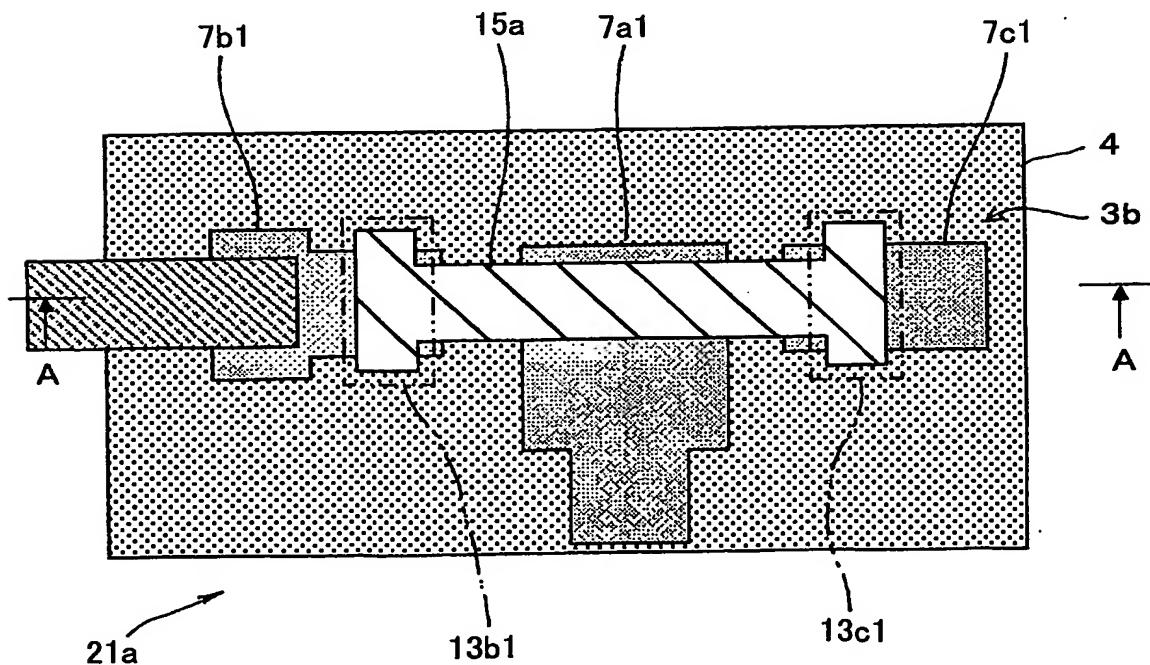


Fig.10

Fig.11

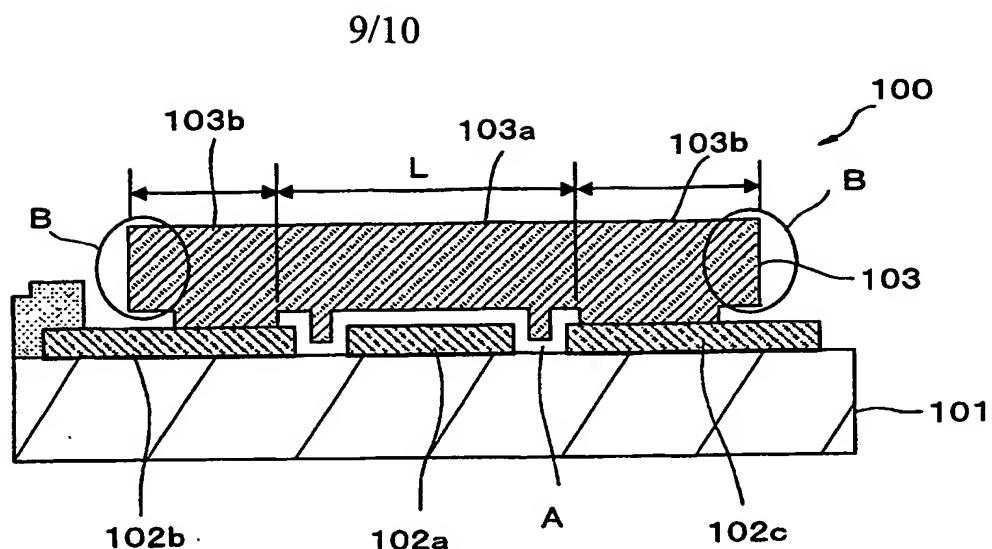


Fig.12A

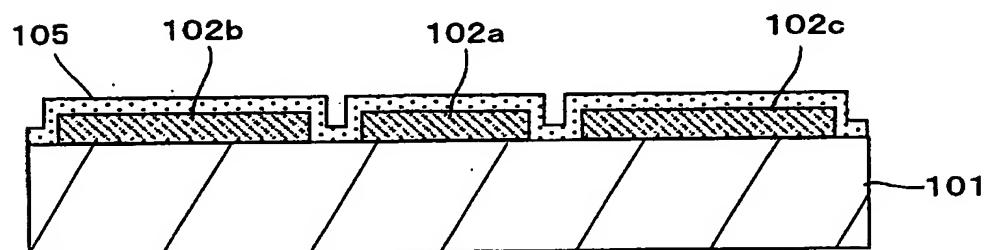


Fig.12B

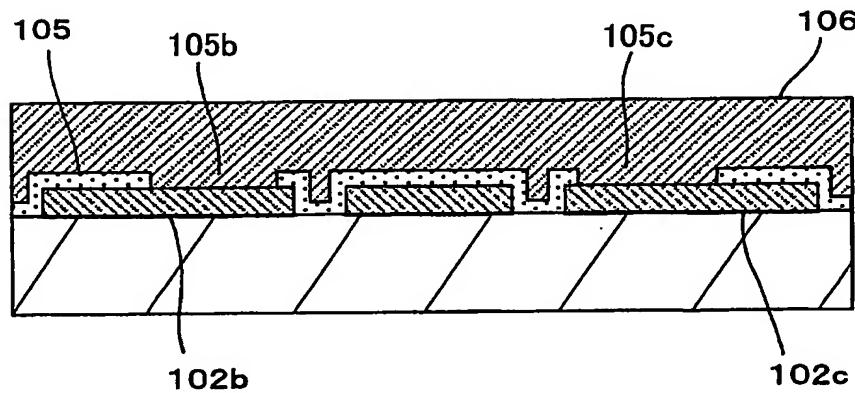
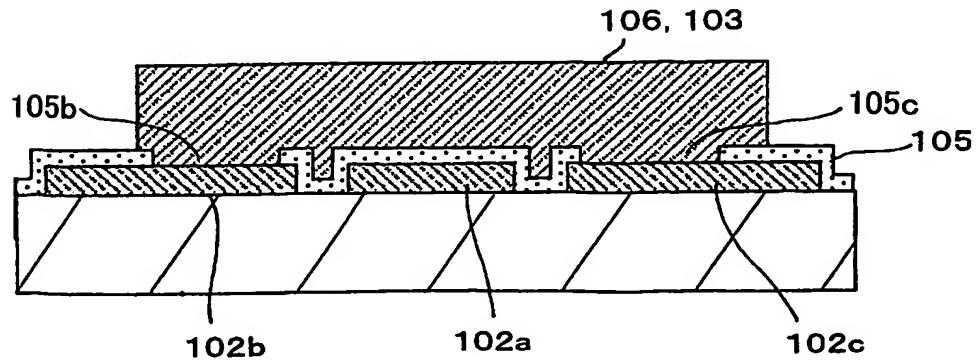


Fig.12C



10/10

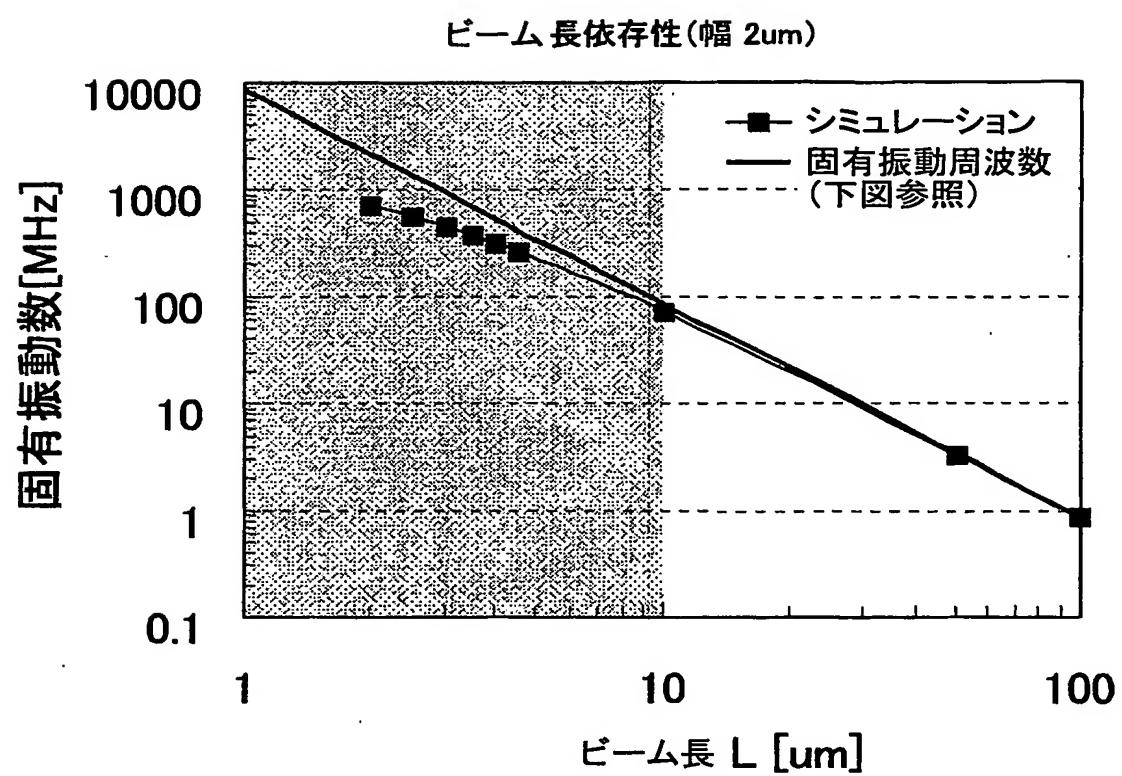


Fig.13

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP03/08905

A. CLASSIFICATION OF SUBJECT MATTER
Int.Cl⁷ B81B3/00, B81C1/00

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)
Int.Cl⁷ B81B3/00, B81C1/00, H03H9/00Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched
Jitsuyo Shinan Koho 1922-1996 Toroku Jitsuyo Shinan Koho 1994-2003
Kokai Jitsuyo Shinan Koho 1971-2003 Jitsuyo Shinan Toroku Koho 1996-2003

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	JP 7-333077 A (Fujitsu Ltd.), 22 December, 1995 (22.12.95), Fig. 1 (Family: none)	1-3
A	JP 5-343943 A (TDK Corp.), 24 December, 1993 (24.12.93), Full text (Family: none)	1-5
A	JP 8-219795 A (Murata Mfg. Co., Ltd.), 30 August, 1996 (30.08.96), Full text (Family: none)	1-5

 Further documents are listed in the continuation of Box C. See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier document but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

document member of the same patent family

Date of the actual completion of the international search
14 October, 2003 (14.10.03)Date of mailing of the international search report
04 November, 2003 (04.11.03)Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No. PCT/JP03/08905

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	EP 962999 A (NOKIA MOBILE PHONES LTD.), 08 December, 1999 (08.12.99), Full text & FI 981245 A & US 6204737 B1 & US 6242843 B1 & JP 2000-30595 A	1-5

A. 発明の属する分野の分類 (国際特許分類 (IPC))

Int. C1' B81B3/00, B81C1/00

B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (IPC))

Int. C1' B81B3/00, B81C1/00, H03H9/00

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1922-1996年
日本国公開実用新案公報	1971-2003年
日本国登録実用新案公報	1994-2003年
日本国実用新案登録公報	1996-2003年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
X	J P 7-333077 A (富士通株式会社) 1995. 12. 22, 【図1】 (ファミリーなし)	1-3
A	J P 5-343943 A (ティーディーケイ株式会社) 1993. 1 2. 24, 全文 (ファミリーなし)	1-5
A	J P 8-219795 A (株式会社村田製作所) 1996. 08. 3 0, 全文 (ファミリーなし)	1-5
A	E P 962999 A (NOKIA MOBILE PHONES LTD.) 1999. 12. 0 8, 全文 & F I 981245 A & U S 6204737 B1 & U S 6242843 B1 & J P 2000-30595 A	1-5

 C欄の続きにも文献が列挙されている。 パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示す
もの

「E」国際出願日前の出願または特許であるが、国際出願日
以後に公表されたもの

「L」優先権主張に疑義を提起する文献又は他の文献の発行
日若しくは他の特別な理由を確立するために引用する
文献 (理由を付す)

「O」口頭による開示、使用、展示等に言及する文献

「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって
出願と矛盾するものではなく、発明の原理又は理論
の理解のために引用するもの

「X」特に関連のある文献であって、当該文献のみで発明
の新規性又は進歩性がないと考えられるもの

「Y」特に関連のある文献であって、当該文献と他の1以上
の文献との、当業者にとって自明である組合せに
よって進歩性がないと考えられるもの

「&」同一パテントファミリー文献

国際調査を完了した日
14. 10. 03国際調査報告の発送日
04.11.03国際調査機関の名称及びあて先
日本国特許庁 (ISA/JP)
郵便番号 100-8915
東京都千代田区霞が関三丁目4番3号特許庁審査官 (権限のある職員)
三宅 達

3 P 2919

電話番号 03-3581-1101 内線 3362